

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re U.S. Patent Application of )  
 )  
 ICHIMURA et al. )  
 )  
 Application Number: To be Assigned )  
 )  
 Filed: Concurrently Herewith )  
 )  
 For: MR (MAGNETORESISTANCE) DEVICE AND )  
 MAGNETIC RECORDING DEVICE )  
 )  
 ATTORNEY DOCKET No. NITT.0158 )

Honorable Assistant Commissioner  
for Patents  
Washington, D.C. 20231

**REQUEST FOR PRIORITY  
UNDER 35 U.S.C. § 119  
AND THE INTERNATIONAL CONVENTION**

Sir:

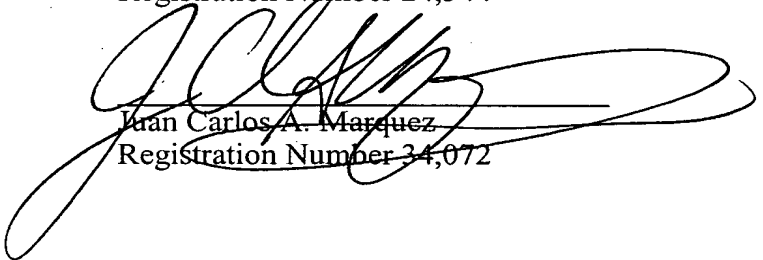
In the matter of the above-captioned application for a United States patent, notice is hereby given that the Applicant claims the priority date of November 8, 2002, the filing date of the corresponding Japanese patent application 2002-324874.

A certified copy of Japanese patent application 2002-324874 is being submitted herewith. Acknowledgment of receipt of the certified copy is respectfully requested in due course.

Respectfully submitted,

\_\_\_\_\_  
Stanley P. Fisher  
Registration Number 24,344

**REED SMITH LLP**  
3110 Fairview Park Drive  
Suite 1400  
Falls Church, Virginia 22042  
(703) 641-4200  
November 5, 2003

  
\_\_\_\_\_  
Juan Carlos A. Marquez  
Registration Number 34,072



日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 2 年 1 1 月    8 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 2 - 3 2 4 8 7 4  
Application Number:  
[ST. 10/C] :                      [ J P 2 0 0 2 - 3 2 4 8 7 4 ]

出      願      人                      株 式 会 社 日 立 製 作 所  
Applicant(s):



2 0 0 3 年 1 0 月 2 3 日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

今 井 康



出 証 番 号    出 証 特 2 0 0 3 - 3 0 8 7 7 3 5

【書類名】 特許願

【整理番号】 NT02P0783

【提出日】 平成14年11月 8日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 43/00

【発明者】

    【住所又は居所】 埼玉県比企郡鳩山町赤沼 2 5 2 0 番地 株式会社日立製作所 基礎研究所内

    【氏名】 市村 雅彦

【発明者】

    【住所又は居所】 埼玉県比企郡鳩山町赤沼 2 5 2 0 番地 株式会社日立製作所 基礎研究所内

    【氏名】 橋詰 富博

【発明者】

    【住所又は居所】 埼玉県比企郡鳩山町赤沼 2 5 2 0 番地 株式会社日立製作所 基礎研究所内

    【氏名】 小野木 敏之

【発明者】

    【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所 中央研究所内

    【氏名】 伊藤 顕知

【発明者】

    【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所 中央研究所内

    【氏名】 松岡 秀行

【特許出願人】

    【識別番号】 000005108

    【氏名又は名称】 株式会社日立製作所

**【代理人】****【識別番号】** 100068504**【弁理士】****【氏名又は名称】** 小川 勝男**【電話番号】** 03-3661-0071**【選任した代理人】****【識別番号】** 100086656**【弁理士】****【氏名又は名称】** 田中 恭助**【電話番号】** 03-3661-0071**【選任した代理人】****【識別番号】** 100094352**【弁理士】****【氏名又は名称】** 佐々木 孝**【電話番号】** 03-3661-0071**【手数料の表示】****【予納台帳番号】** 081423**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 磁気抵抗効果素子、磁気記録素子およびこれらを利用した装置

【特許請求の範囲】

【請求項 1】

第 1 の強磁性層／絶縁体層／第 2 の強磁性層が積層された強磁性トンネル接合を有する磁気抵抗素子であって、前記第 1 および第 2 の強磁性層の少なくとも一方は、ハーフメタリック強磁性体であり、かつフェルミエネルギー近傍で金属的なバンドを有する一方のスピンは、フェルミエネルギーよりエネルギーの高い位置にギャップを有し、かつ他方のスピンは同位置で金属的バンドを有する電子構造の物質からなる多層膜構造を特徴とする磁気抵抗効果素子。

【請求項 2】

反強磁性層／第 1 の強磁性層／絶縁体層／第 2 の強磁性層が積層された強磁性トンネル接合を有する磁気抵抗素子であって、前記第 1 および第 2 の強磁性層の少なくとも一方は、ハーフメタリック強磁性体であり、かつフェルミエネルギー近傍で金属的なバンドを有する一方のスピンは、フェルミエネルギーよりエネルギーの高い位置にギャップを有し、かつ他方のスピンは同位置で金属的バンドを有する電子構造の物質からなる多層膜構造を特徴とする磁気抵抗効果素子。

【請求項 3】

強磁性層／絶縁体層／半導体層が積層された強磁性トンネル接合を有する磁気素子であって、前記強磁性層は、ハーフメタリック強磁性体であり、かつフェルミエネルギー近傍で金属的なバンドを有する一方のスピンは、フェルミエネルギーよりエネルギーの高い位置にギャップを有し、かつ他方のスピンは同位置で金属的バンドを有する電子構造の物質からなる多層膜構造を特徴とする磁気抵抗効果素子。

【請求項 4】

強磁性層／半導体層が積層された磁気素子であって、前記強磁性層は、ハーフメタリック強磁性体であり、かつフェルミエネルギー近傍で金属的なバンドを有する一方のスピンは、フェルミエネルギーよりエネルギーの高い位置にギャップを有し、かつ他方のスピンは同位置で金属的バンドを有する電子構造の物質から

なる多層膜構造を特徴とするスピン注入素子。

【請求項 5】

第 1 の強磁性層／絶縁体層／第 2 の強磁性層／非磁性金属層／第 3 の強磁性層が積層された強磁性トンネル接合を有する磁気抵抗素子であって、前記第 1 および第 2 の強磁性層は、ハーフメタリック強磁性体であり、かつフェルミエネルギー近傍で金属的なバンドを有する一方のスピンは、フェルミエネルギーよりエネルギーの高い位置にギャップを有し、かつ他方のスピンは同位置で金属的バンドを有する電子構造の物質からなり、前記第 3 の強磁性層は Co 基合金からなる多層膜構造を特徴とする固体メモリ素子。

【請求項 6】

請求項 1 ないし 2 のいずれかに記載の磁気抵抗素子を具備したことを特徴とする磁気ヘッド。

【請求項 7】

請求項 1 ないし 2 のいずれかに記載の磁気抵抗素子を具備したことを特徴とする磁気センサ。

【請求項 8】

請求項 1 ないし 2 のいずれかに記載の磁気抵抗素子を具備したことを特徴とする固体メモリ素子。

【請求項 9】

請求項 3 ないし 4 のいずれかに記載のスピン注入素子を具備したことを特徴とする固体メモリ素子。

【請求項 10】

第 1 の強磁性層／絶縁体層／第 2 の強磁性層が積層された強磁性トンネル接合を有する磁気抵抗素子であって、前記第 1 および第 2 の強磁性層の磁化が平行配列のとき、負性抵抗を有することを特徴とする磁気抵抗効果素子。

【請求項 11】

第 1 の強磁性層／絶縁体層／第 2 の強磁性層が積層された強磁性トンネル接合を有する磁気抵抗素子であって、前記第 1 および第 2 の強磁性層の磁化が反平行配列のとき、負性抵抗を有することを特徴とする磁気抵抗効果素子。

**【請求項 12】**

第1の強磁性層／絶縁体層／第2の強磁性層が積層された強磁性トンネル接合を有する磁気抵抗素子であって、前記第1あるいは第2の強磁性層が閃亜鉛鉱型 MnC からなることを特徴とする磁気抵抗効果素子。

**【請求項 13】**

第1の強磁性層／絶縁体層／第2の強磁性層が積層された強磁性トンネル接合を有する磁気抵抗素子であって、前記第1あるいは第2の強磁性層が閃亜鉛鉱型の結晶構造を有し、かつ Mn 化合物からなることを特徴とする磁気抵抗効果素子。

**【請求項 14】**

第1の強磁性層／絶縁体層／第2の強磁性層が積層された強磁性トンネル接合を有する磁気抵抗素子であって、前記第1あるいは第2の強磁性層が閃亜鉛鉱型の結晶構造を有し、かつ格子定数が 4.0 ないし 4.5 オングストロームの範囲にあることを特徴とする磁気抵抗効果素子。

**【請求項 15】**

請求項 10 ないし 14 のいずれかに記載の磁気抵抗素子を具備し、かつキャパシタあるいはトランジスタを具備しないことを特徴とする固体メモリ素子。

**【請求項 16】**

請求項 10 ないし 14 のいずれかに記載の磁気抵抗素子を具備し、4 F<sup>2</sup> のスケール則を満たすことを特徴とする固体メモリ素子。

**【請求項 17】**

請求項 10 ないし 14 のいずれかに記載の磁気抵抗素子を具備し、かつ負性抵抗領域を示す有限バイアス下で動作することを特徴とする磁気ヘッド。

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

本発明はハーフメタリック材料で、かつ有限の印加電圧下でもハーフメタリック材料同様の機能を有する材料を用いた磁気素子およびこれを利用した磁気抵抗効果素子、スピン注入素子、高密度磁気記録再生用磁気ヘッド、各種磁気センサ

、およびスピン注入を利用して記憶、磁気抵抗効果を利用して読み出しをする固体メモリ素子およびこれらを利用した装置に関する。

#### 【0 0 0 2】

##### 【従来の技術】

磁気抵抗効果は、磁性体に磁場を印加したとき電気抵抗が変化する現象である。この効果を利用した磁気抵抗効果素子は、磁気ヘッドや磁気センサなどに用いられ、最近では磁気メモリ素子（MRAM）なども試作されるようになってきている。これら磁気抵抗効果素子は、磁気抵抗変化率が大きいこと、および、外部磁場に対する感度が大きいことが要求される。

#### 【0 0 0 3】

近年、2つの強磁性層に絶縁層を挿入したトンネル接合、つまり強磁性トンネル接合において、トンネル電流を利用した磁気抵抗効果素子（トンネル磁気抵抗効果素子、TMR）が見出された。強磁性トンネル接合においては磁気抵抗変化率が20%を上回る（非特許文献1）ため、磁気ヘッドや磁気抵抗効果メモリへの応用の可能性が高まっている。しかしながら、室温における磁気抵抗変化率の値は40%程度であり、必要な出力電圧値を得るためには更なる磁気抵抗変化率の値の上昇が望まれている。また、強磁性トンネル接合では、必要な出力電圧値を得るため印加電圧を増やすと、磁気抵抗変化率が減少するという問題が生じる（非特許文献2）。

#### 【0 0 0 4】

一方、磁気抵抗変化率の値の上昇を目指し、強磁性トンネル接合における強磁性電極にハーフメタリック強磁性体を用いることが提案されている（特許文献1）。しかし、印加電圧を増やすと磁気抵抗変化率が減少する問題には対策がとられていない（非特許文献3）。

#### 【0 0 0 5】

また、印加電圧を増やすと磁気抵抗変化率が減少する問題に対し、2重トンネル接合を用いることが提案されている（特許文献2）。この提案は、磁気抵抗変化率の減少を抑える効果をもたらすが、しかし、2重トンネル接合を構成する強磁性体はCo基合金、あるいはNi-Fe合金を用いているため、印加電圧がゼ



口であるときの磁気抵抗変化率の値そのものを上昇させる効果はない。

#### 【0006】

また、強磁性トンネル接合を用い、磁化の平行・反平行状態を利用して記憶する磁気メモリ素子においては、メモリセルからのリーク電流が存在するために、MOSトランジスタによるメモリセルの選択が必須である。メモリセルとMOSトランジスタが対をなす構造は、高密度化に関しては従来のDRAMと同程度、また、プロセス技術の複合化といったデメリットをもたらす。

#### 【0007】

強磁性トンネル接合をMRAMに応用する場合、配線に電流を流すことにより、磁化の向きが固定されていない強磁性層（フリー層）に外部磁場（電流磁場）を印加してフリー層の磁化を反転させる。しかし、メモリセルの縮小化に伴うフリー層の磁化反転に要する磁場（スイッチング磁場）の増大は、書き込みのための配線電流の増大をもたらす。このため、MRAMの大容量化により、消費電力の増大が避けられない。また、配線電流の増大により、配線が溶融するといった問題も考えられる。

#### 【0008】

この問題に対処する方法の一つとして、スピン偏極したスピン電流を注入し、磁化反転させる方法がある（非特許文献4）、（非特許文献5）。しかし、スピン電流の注入による磁化反転の方法では、TMR素子を流れる電流密度が大きくなり、トンネル絶縁層が破壊されるおそれがある。また、スピン注入に適した素子構造はいまだ提案されていない。

#### 【0009】

##### 【特許文献1】

特開平11-135857号公報

##### 【特許文献2】

特開2001-156357号公報

##### 【非特許文献1】

ジャーナル オブ アプライド フィジックス 79巻、4724-4279頁（1996）（J. Appl. Phys.79, 4724-4729 (1996)）

**【非特許文献 2】**

フィジカル レビュー レターズ 74 巻、3 2 7 3 - 3 2 7 6 頁 (1 9 9 5) (Phys. Rev. Lett. 74, 3273-3276 (1995))

**【非特許文献 3】**

アプライド フィジックス レターズ 73 巻、1 0 0 8 - 1 0 1 0 頁 (1 9 9 8) (Appl. Phys. Lett. 73, 1008-1010 (1998))

**【非特許文献 4】**

フィジカル レビュー レターズ 84 巻、3 1 4 9 - 3 1 5 2 頁 (2 0 0 0) (Phys. Rev. Lett. 84, 3149-3152 (2000))

**【非特許文献 5】**

アプライド フィジックス レターズ 78 巻、3 6 6 3 - 3 6 6 5 頁 (2 0 0 1) (Appl. Phys. Lett. 78, 3663-3665 (2001))

**【0 0 1 0】****【発明が解決しようとする課題】**

本発明の目的は、ハーフメタリック強磁性体であり、かつフェルミエネルギー近傍で金属的なバンドを有する一方のスピンは、フェルミエネルギーよりエネルギーの高い位置、あるいは低い位置にギャップを有し、かつ他方のスピンは同位置で金属的なバンドを有する電子構造の物質を用いることで、印加電圧がゼロであるときの磁気抵抗変化率の値そのものを上昇させ、さらに有限の印加電圧下においても磁気抵抗変化率は印加電圧がゼロであるときのそれと同程度となるトンネル接合型の磁気抵抗効果素子および磁気記録素子を提供することにある。

**【0 0 1 1】**

本発明の他の目的は、MRAMのメモリセルとして、上記磁気抵抗効果素子を用いることで、メモリセルからのリーク電流が存在しても十分な出力信号が得られ、従って、メモリセルとMOSトランジスタが対をなす構造を必要としないMRAMを提供することにある。

**【0 0 1 2】**

本発明のさらに他の目的は、スピン注入に適した構造を有し、上記磁気抵抗効果素子を用いることで、磁気記憶素子への書き込みを可能にする方法を提供する

ことにある。

#### 【0013】

本発明のさらに他の目的は、これらの素子を応用した装置を提供することにある。

#### 【0014】

##### 【課題を解決するための手段】

本発明の磁気抵抗効果素子は、第1の強磁性層／絶縁体層／第2の強磁性層よりなる積層構造または反強磁性層／1の強磁性層／絶縁体層／第2の強磁性層よりなる積層構造の強磁性トンネル接合を有する磁気抵抗素子であって、前記第1および第2の強磁性層の少なくとも一方は、ハーフメタリック強磁性体であり、かつフェルミエネルギー近傍で金属的なバンドを有する一方のスピンは、フェルミエネルギーよりエネルギーの高い位置にギャップを有し、かつ他方のスピンは同位置で金属的なバンドを有する電子構造の物質からなる多層構造により実現できる。

#### 【0015】

本発明のスピン注入素子は、強磁性層／絶縁体層／半導体層よりなる積層構造または強磁性層／半導体層磁気素子が積層された積層構造であって、前記強磁性層は、ハーフメタリック強磁性体であり、かつフェルミエネルギー近傍で金属的なバンドを有する一方のスピンは、フェルミエネルギーよりエネルギーの高い位置にギャップを有し、かつ他方のスピンは同位置で金属的なバンドを有する電子構造の物質からなる二層構造により実現できる。

#### 【0016】

本発明の磁気ヘッドは、前記磁気抵抗素子を構成する多層構造に、適当な電圧を印加するとともに、外部磁界を作用させることにより実現できる。

#### 【0017】

本発明の固体メモリは、X-Yマトリックス配列された前記磁気抵抗素子の一つに、選択的に記憶すべきデータに対応した外部磁界を作用させてデータを記憶させ、さらに、前記磁気抵抗素子の一つから、選択的に記憶されたデータを読み出すものとして実現できる。

## 【0018】

本発明の他の固体メモリは、本発明の磁気抵抗効果素子に、さらに、非磁性金属層／第3の強磁性層が積層された多層構造をメモリ素子とし、これをX-Yマトリックス配列する。X-Yマトリックス配列されたメモリ素子の一つの磁気抵抗効果素子の第1の強磁性層－絶縁体層－第2の強磁性層に、記憶すべきデータに対応してトンネル電流を流してデータを記憶させる。記憶されたデータは、第2の強磁性層－非磁性金属層－第3の強磁性層を流れる電流の大きさにより読み出すものとして実現できる。

## 【0019】

## 【発明の実施の形態】

以下、本発明にかかわる磁気抵抗効果素子の基本構成を、図1－図3を参照して説明する。

## 【0020】

図1は本発明の磁気抵抗効果素子およびスピン注入型の磁気抵抗効果素子に用いられる強磁性物質の電子状態を示す図であり、第一原理的電子状態計算による、閃亜鉛鉱構造MnCの最安定構造における電子状態を表す。図1は0 K（絶対温度0）の状態での計算結果を示すものである。

## 【0021】

図1において、上向きスピンのバンドはフェルミエネルギー近傍にエネルギーギャップが存在し、かつ下向きスピンのバンドはフェルミエネルギー近傍で金属的である。こうした電子状態を持つ物質はハーフメタリック強磁性体と呼ばれている。図1においては、さらに、ハーフメタリック強磁性体を特徴付ける上向きスピンのバンドギャップの他に、フェルミエネルギーより1 e.V高いエネルギー位置において下向きスピンの状態にギャップが存在する。このエネルギーで上向きスピンのバンドは金属的である。この上向き、下向きスピンそれぞれのギャップの大きさは、0.82 e.V、0.26 e.Vであるので、室温における電気伝導において、一方のスピンのみが寄与する。また、印加電圧によって、上向き、下向きスピンの一方のみを選択し伝導させることが可能である。

## 【0022】

なお、ここでは閃亜鉛鉱構造Mn Cの最安定構造の電子状態のみを示したが、異なる物質においても同様の電子状態を示す物質群ならば本発明の効果を機能させることができる。また、本発明に用いられる強磁性物質は、閃亜鉛鉱構造Mn Cの最安定構造の電子状態における上向き、下向きスピンの状態が互いに入れ替わった物質に対しても機能するから、この材料に対しても本発明が適用できることは明らかである。

#### 【0023】

図2は本発明の磁気抵抗効果素子20の断面構造を示す図である。この磁気抵抗効果素子20では、第1の強磁性層21／絶縁体層22／第2の強磁性層23を積層してトンネル接合を形成している。この素子20では、第1の強磁性層と第2の強磁性層との間で絶縁体層22を介してトンネル電流を流す。この素子では、第1の強磁性層21がピン層（磁化固着層）、第2の強磁性層23がフリー層（MRAMの場合には記録層）である。第1の磁気抵抗効果素子では、第1の強磁性層21および第2の強磁性層23の少なくとも一方は、図1に記載の強磁性物質の電子状態を持つハーフメタリック強磁性体からなる。図2では簡便のために各層を同じ厚さで表示したが、実際には、絶縁体層22には、他の第1の強磁性層21および第2の強磁性層23と比較するときわめて薄いものとされる。また、第1の強磁性層21がピン層（磁化固着層）とされるためには、第2の強磁性層23に比し十分に厚いものとされる。

#### 【0024】

図3は本発明の磁気抵抗効果素子の変形例を示す図である。この磁気抵抗効果素子30では、図2に示した第1の強磁性層21／絶縁体層22／第2の強磁性層23の積層構造の第1の強磁性層21に接する形で、反強磁性層31を付加した積層構造としている。この素子でも図2に示した磁気抵抗効果素子20と同様、第1の強磁性層21と第2の強磁性層23との間で絶縁体層22を介してトンネル電流を流す。この素子では、第1の強磁性層21がピン層（磁化固着層）、第2の強磁性層23がフリー層（MRAMの場合には記録層）である。図3に示した磁気抵抗効果素子30は、第1の強磁性層21が反強磁性層31との交換相互作用により磁化の向きが固着されていて、ピン層が安定化されている点が特徴

である。磁気抵抗効果素子 30 では、第 1 および第 2 の強磁性層 21 および 23 の少なくとも一方は、図 1 に記載の強磁性物質の電子状態を持つハーフメタリック強磁性体からなる。

#### 【0025】

以下、本発明にかかわるスピン注入素子の基本構成を、図 4、5 を参照して説明する。

#### 【0026】

図 4 は本発明のスピン注入素子の断面構造を示す図である。このスピン注入素子 40 では、強磁性層 41 / 縁体層 42 / 半導体層 43 を積層してトンネル接合を形成している。この素子では、強磁性層 41 と半導体層 43 との間で絶縁体層 42 を介してトンネル電流を流し、半導体層 43 に強磁性層 41 のスピンを注入する。このスピン注入型の磁気抵抗効果素子 40 では、強磁性層 41 は、図 1 に記載の強磁性物質の電子状態を持つハーフメタリック強磁性体からなる。

#### 【0027】

図 5 は本発明のスピン注入素子の変形例の断面構造を示す図である。このスピン注入素子 50 では、縁体層 42 を除いて、代わりに、強磁性層 51 / 半導体層 52 を積層してショットキー接合を形成している。この素子では、強磁性層と半導体層との間でトンネル電流を流し、半導体層 52 に強磁性層 51 のスピンを注入する。このスピン注入素子では、強磁性層 51 は、図 1 に記載の強磁性物質の電子状態を持つハーフメタリック強磁性体からなる。

#### 【0028】

以下、本発明にかかわる固体メモリ素子の基本構成を、図 6 を参照して説明する。

#### 【0029】

本発明の固体メモリは、前述した図 2 に示す第 1 の強磁性層 21 / 絶縁体層 22 / 第 2 の強磁性層 23 よりなる多層構造の磁気抵抗素子でも実現できるが、さらに、非磁性金属層 64 / 第 3 の強磁性層 65 を積層した、第 1 の強磁性層 21 / 絶縁体層 22 / 第 2 の強磁性層 23 / 非磁性金属層 64 / 第 3 の強磁性層 65 の多層構造とした固体メモリ素子 60 でも実現できる。図 6 は、固体メモリ素子

60の断面構造を示す図である。第1の強磁性層21／絶縁体層22／第2の強磁性層23はトンネル接合を形成し、絶縁体層22を介して第1の強磁性層21と第2の強磁性層23との間にトンネル電流を流すことにより第2の強磁性層23の磁化方向を制御する。一方、非磁性金属層64／第3の強磁性層65はC P P－GMR接合を形成しており、非磁性金属層64を介して第2の強磁性層23と第3の強磁性層65との間に電流を流すことで第2の強磁性層23の磁化方向を検出する。すなわち、第1の強磁性層21と第2の強磁性層23との間にトンネル電流を流すことで記憶動作を行わせ、第2の強磁性層23と第3の強磁性層65との間に流れる電流を検出して読み出し動作を行わせるのである。この素子60では、第1の強磁性層21および第3の強磁性層65がピン層、第2の強磁性層23がフリー層である。この固体メモリ素子では、第1の強磁性層21および第2の強磁性層23は、図1に記載の強磁性物質の電子状態を持つハーフメタリック強磁性体からなる。

#### 【0030】

以下、上述の各素子を利用した本発明にかかわる磁気ヘッドあるいは磁気センサ、および固体メモリへの応用例を説明する。

#### 【0031】

(磁気ヘッドあるいは磁気センサへの応用)

図7は磁気ヘッドあるいは磁気センサへの応用の回路構成を模式的に示す図である。以下、磁気ヘッドあるいは磁気センサと表記するのは面倒であるので、磁気ヘッドとする。図2に示す磁気抵抗効果素子20に適当な外部電圧V、ここでは0.8V、が印加されるように、電源301を設ける。電源301と磁気抵抗効果素子20の間には適当な抵抗302を挿入して、磁気抵抗効果素子20に流れる電流を端子303および304の間で検出できるようにする。検出されるべき磁気信号は磁気抵抗効果素子20に近接しておかれる。

#### 【0032】

図8は、第1、第2の強磁性層の磁化が平行配列の場合の磁気抵抗効果素子20の第1の強磁性層21、絶縁体層22および第2の強磁性層23の状態密度を模式的に表した図である。ここでは、第1、第2の強磁性層21、23の両方を

図 1 に示す強磁性物質の電子状態を持つハーフメタリック強磁性体とした場合を示す。図 1 を左方向に  $90^\circ$  回転した形で示し、上向きスピンの水平の平行線を付し、下向きスピンは白抜きで表示した。

#### 【0033】

図 8 では、第 1 の強磁性層 21 はフェルミエネルギー  $E_F$  の位置で、上向きスピンのバンド 71, 72 がバンドギャップで隔てられ、下向きスピンのバンド 74 が金属的である。その一方で印加電圧  $V$  により、第 2 の強磁性層はフェルミエネルギー  $E_F$  の位置（点線 79 の位置）で、上向きスピンのバンド 75 は金属的になり、下向きスピンのバンド 77, 78 はバンドギャップで隔てられることになる。つまり、印加電圧  $V$  を図 1 に記載のハーフメタリック強磁性体における下向きスピン状態のギャップ位置に設定する、すなわち、印加した外部電圧  $V$  の大きさを、第 1 の強磁性層 21 の状態密度のフェルミエネルギー  $E_F$  の位置を基準として、第 2 の強磁性層 23 に電圧が印加されていない状態での状態密度のフェルミエネルギー  $E_F'$  の位置が  $eV$  だけ押し下げられる大きさに設定した場合、第 1、第 2 の強磁性層の磁化が平行配列の場合、電流が流れない。

#### 【0034】

図 9 は、第 1、第 2 の強磁性層の磁化が反平行配列の場合の図 8 に対応する状態密度の模式図である。すなわち、第 1 の強磁性層 21 の磁化は図 8 のままとして、第 2 の強磁性層 23 の磁化を反転させた状態である。この場合、第 1 の強磁性層 21 の状態密度は図 8 と同じであるが、第 2 の強磁性層 23 の磁化は反転する。すなわち、平行配列の上向きスピンの下向きスピンの状態になる。その結果、フェルミエネルギー  $E_F$  に対応した位置（図中の点線）で、第 1、第 2 の強磁性層の上向きスピンのみギャップが現れる（71, 72 の間、および 77, 78 の間）ので、下向きスピン 74, 75 の状態を通じてトンネル電流が流れる。

#### 【0035】

図 10 は、第 1、第 2 の強磁性層の磁化が反平行配列または平行配列の場合に得られる電流－電圧特性を示す図である。測定温度は 77 K とした。図中（a）の曲線は、磁気抵抗効果素子 20 に  $1.2 \times 10^4$  (アンペア/メートル)（ $\approx 15000$  Oe）の磁場を印加した後磁場を取り除き、2 つの強磁性層の磁化を平行に



した場合の  $I-V$  特性、(b) の曲線は、磁化を平行配列にした後、 $12 \times 10^4$  (アンペア/メートル) の大きさの磁場を逆向きに印加した後磁場を取り除き、2つの強磁性層の磁化を反平行にした場合の  $I-V$  特性である。(a) においては電圧 0.6 V から 1 V の範囲にほとんど電流の流れない領域が観測されたのに対して、(b) においてはこの範囲でも電流が流れることが観測された。したがって、磁気抵抗効果素子 20 に 0.8 V 程度の電圧が印加されるように回路を構成すれば、端子 303, 304 の間に表れる電圧の有無により、磁気抵抗効果素子 20 に対向する位置にある磁化信号の向きを検出できることになる。

#### 【0036】

なお、図 10 の特性 (a) の電圧が 0.25 V - 0.7 V の範囲に注目すると、磁気抵抗効果素子 20 は、この使い方で、負性抵抗を持つものであることがわかる。

#### 【0037】

ここで、図 7 では、磁気抵抗効果素子 20 を使用したものとしたが、図 3 に示す磁気抵抗効果素子 30 を使用しても同じ効果が得られる。この場合には、反強磁性層 31 が付加されているから、第 1 の強磁性層の磁化がより安定したものとなる。

#### 【0038】

このため、従来のハーフメタリック強磁性体において期待された大きな磁気抵抗変化率を、有限の印加電圧下で得られるばかりでなく、磁化の平行、反平行配列によりスイッチング特性が得られる。

#### 【0039】

なお、上述の例では、第 1、第 2 の強磁性層 21, 23 の両方を図 1 に示す強磁性物質の電子状態を持つハーフメタリック強磁性体とした場合について述べたが、図 2、図 3 に示した磁気抵抗効果素子 20, 30 は、第 1、第 2 の強磁性層の一方のみが図 1 に記載の強磁性物質の電子状態を持つハーフメタリック強磁性体で、他方は Co 基合金でもよい。図 11 は Co の状態密度を示す図である。図 11 では、下向きスピンの状態密度のピークが 1 eV 付近に見られ、そのエネルギー位置で上向きスピンの状態は小さな値である。

## 【0040】

図12、図13は、第2の強磁性層23をCo基合金に置換した場合の図8、図9に対応する状態密度を示す図である。この場合も、図12は第1、第2の強磁性層21、23の磁化が平行配列の場合を示し、図13は第1、第2の強磁性層21、23の磁化が反平行配列の場合を示している。図12に示すように、第1、第2の強磁性層の磁化が平行配列のとき、電圧Vが印加されているとき、第1の強磁性層21はフェルミエネルギー70の位置で、上向きスピンのバンド71、72がバンドギャップで隔てられ、下向きスピンのバンド74が金属的である。その一方で、第2の強磁性層23はフェルミエネルギー70の位置（図中の点線）で、上向きスピンのバンド105はわずかであり、下向きスピンのバンド106は金属的になる。その結果、電圧印加の下では、バンド74と106の下向きスピンのキャリアが電気伝導を担う。一方、図13に示すように反平行配列のときには、第1の強磁性層21は同じであるが、第2の強磁性層23は反転して、フェルミエネルギー70の位置（図中の点線）で、上向きスピンのバンド106は金属的になるのに反し、下向きスピンのバンド105はわずかである。その結果、電圧印加の下では、第2の強磁性層Coの上向きスピンの状態106は電気伝導には寄与せず、第2の強磁性層（Co）23の下向きスピンの状態はわずかであるため電流の値も小さくなる。

## 【0041】

したがって、第1、第2の強磁性層21、23の両方を図1に示す強磁性物質の電子状態を持つハーフメタリック強磁性体とした場合に比べて、平行、反平行での出力電流の状態が逆になるが、図12と図13とでは、電流の大きさが異なるので、識別して検出できる。しかしながら、図8、図9の状態密度に比べ、スイッチング特性を得るためには検出値にカットオフを設ける必要があるというデメリットがあるが、Co基合金の反転磁場が小さいため外部磁場に対する感度が向上するというメリットがある。

## 【0042】

第2の強磁性層の一方のみが図1に記載の強磁性物質の電子状態を持つハーフメタリック強磁性体で、他方はCo基合金とした場合に得られた結果を述べる。

測定温度は 77 K とした。トンネル接合間の電圧を 0.05 V に設定したとき、 $4 \times 10^4$  (アンペア/メートル) ( $\approx 500$  Oe) で磁場で TMR 比は最大 180 % が観測された。また、トンネル接合間の電圧を 1.00 V に設定し、同様の測定をしたところ 120 % が観測された。したがって、この場合でも、第 1、第 2 の強磁性層 21, 23 の両方を図 1 に示す強磁性物質の電子状態を持つハーフメタリック強磁性体とした場合と同様な磁気抵抗効果素子が実現できる。

#### 【0043】

(固体メモリへの応用 1)

次に、図 2 または図 3 に示した磁気抵抗効果素子を用いた固体メモリの例を説明する。図 14 は、図 2 に示した磁気抵抗効果素子 20 を X-Y マトリクス状に配列した例として縦 2 列、横 2 列の場合の固体メモリを示している。図 14 では、ビットライン 140<sub>1</sub>、ビットライン 140<sub>2</sub> と、ワードライン 142<sub>1</sub>、ワードライン 142<sub>2</sub> との交点に図 2 に記載の磁気抵抗効果素子 145 が配置されている。147 はビットラインのデコーダ、148 はワードラインのデコーダである。デコーダ 147 および 148 が書き込みあるいは読み出しのアドレス指定に対応して、ビットラインおよびワードラインの一つが選択されて磁気抵抗効果素子 145 に電圧が印加される。なお、ビットラインは MOS-FET 146 のゲートの開閉により、データライン 144 に選択的に接続される。

#### 【0044】

磁気抵抗効果素子 145 はワードラインおよびビットラインのそれぞれの交点に配置されるから、両方に電流が流れるときのみ、両電流の和により作り出される磁場により磁気抵抗効果素子 145 のフリー層のみが磁化を反転される。固定層の磁化は固定する。図 2 に場合はフリー層、固定層の厚みに違いを持たせることにより、あるいは図 3 に記載のように反強磁性層を用いることにより、固定層の磁化は固定する。

#### 【0045】

図 15 は、ワードラインおよびビットラインの両方に電流が流れる位置の磁気抵抗効果素子 145 が、両電流の和により作り出される磁場により磁化が反転される (磁場による書き込み) 様子を説明する図である。図 15 において、 $H_{BL}$  は

ビットラインに流れる電流による磁化力を、 $H_{WL}$ はワードラインに流れる電流による磁化力を、それぞれ示す。電流の流れる、いずれかのワードライン、または、ビットラインに隣接して配列されている磁気抵抗効果素子145は、磁化力 $H_{WL}$ あるいは磁化力 $H_{BL}$ のいずれかの作用を受けるが、片方だけでは、しきい値151-154を超えることは無いから、両者が作用する位置にあるとき、磁気抵抗効果素子145が磁気による書き込みがなされることになる。

#### 【0046】

読み出しは、選択されたワードラインおよびビットラインのそれぞれの交点に配置される磁気抵抗効果素子145に電流が流れるか否かでデータライン144の電圧が変わるから記憶されているデータを知ることができる。磁気抵抗効果素子145のフリー層、固定層ともに図1に示したハーフメタリック強磁性体で構成されている場合、図10で説明したようにフリー層の磁化の向きにより、スイッチング特性を有する。したがって、非破壊読み出しが可能で、かつ従来技術であるMRAMのように、磁気抵抗効果素子一つに対しMOS-FET一つを対応させる必要がない、というメリットを有する。また、磁気抵抗効果素子のスイッチング動作のため、読み出しに際し抵抗の値そのものを出力とする事ができるので、従来技術のようにワードラインにパルス電流を流す必要もない。

#### 【0047】

磁気抵抗効果素子145の固定層を図1に示した強磁性物質の電子状態を持つハーフメタリック強磁性体で、フリー層をCo基合金で構成する場合には、図11-13で説明したようにスイッチング特性は得られない。しかしこの場合でも、磁気抵抗効果そのものの値が大きいため、読み出しの際に出力にカットオフを設ける事で、抵抗の値そのものを出力とする事が可能である。

#### 【0048】

図16は、上述の図2に示した磁気抵抗効果素子を用いた固体メモリをシリコン基板上に実装した例を一つのメモリ素子220について示す模式図である。シリコン基板230の表面に下地層3C-SiC221を均一に形成した後、MnCからなる第1の強磁性層21、3C-SiCからなる絶縁層23、MnCからなる第2の強磁性層23よりなるメモリ素子の層を形成する。その後、半導体分

野で常用されるリソグラフィ技術により、各メモリ素子をX-Yのマトリックス状に分離するとともに、第1の強磁性層21の上に紙面に垂直の方向にワードライン227を形成する。その後、ワードライン227の周辺を層間絶縁膜226で埋めて、第2の強磁性層22と同じ高さになるようにする。ついで、ビットライン225を形成する。図16は1メモリ素子を示すのみであるが、これがX-Yマトリクス状にSi基板230上に形成される。

#### 【0049】

図から分かるように、ビットライン225とワードライン227に同時に電流が流れると、図15で説明したように、メモリ素子220には、しきい値を越える磁界が作用してフリー層である第2の強磁性層23は反転もしくは元の磁化状態を維持する。

#### 【0050】

図17は、図16のように形成されたメモリ220の電流-電圧特性を示す。測定温度は77Kとした。図中(a)の曲線は、磁気抵抗効果素子20に $1.2 \times 10^4$  (アンペア/メートル)の磁場を印加した後磁場を取り除き、2つの強磁性層21, 23の磁化を平行にした場合のI-V特性、(b)の曲線は、 $1.2 \times 10^4$  (アンペア/メートル)の大きさの磁場を逆向きに印加した後磁場を取り除き、2つの強磁性層の磁化を反平行にした場合のI-V特性である。(a)においては電圧0.8V付近に、(b)においてはこの範囲でも電流が流れる観測された。したがって、読み出し時に磁気抵抗効果素子20に0.8V程度の電圧が印加されるように回路を構成すれば、データライン144に表れる電圧の有無により、メモリ素子220の記憶状態を検出できることになる。

#### 【0051】

なお、図17の特性(a)の電圧が0.25V-0.7Vの範囲に注目すると、磁気抵抗効果素子20は、この使い方でも、負性抵抗を持つものであることがわかる。

#### 【0052】

(固体メモリへの応用2)

次に、図6に示した磁気抵抗効果素子を用いた固体メモリの例を説明する。図

18は、図14に示した固体メモリと同様に、図6に示した磁気抵抗効果素子60をX-Yマトリクス状に配列した例として縦2列、横2列の場合の固体メモリを示している。図16では、ワードライン142<sub>1</sub>、ワードライン142<sub>2</sub>については、図14に示した固体メモリと同様であるが、ビットラインについては一つの磁気抵抗効果素子60に対して二つのビットラインが設けられる。すなわち、ビットライン140<sub>11</sub>、ビットライン140<sub>12</sub>、およびビットライン140<sub>21</sub>、ビットライン140<sub>22</sub>のようである。ここでも、ワードラインとビットラインとの交点に図6に記載の磁気抵抗効果素子245が配置されている。磁気抵抗効果素子245の各層については、図面が煩雑となるので参照符号は省略したが、図6と同じ順で表示した。中間の第2の強磁性層23は、配線を見やすくするために、他の層より突出した形で表示した。一つの磁気抵抗効果素子60に対して二つのビットラインが設けられるために、読み出しのためのビットライン140<sub>11</sub>、140<sub>21</sub>のためのデコーダ147<sub>1</sub>と、書き込みのためのビットライン140<sub>12</sub>、140<sub>22</sub>のためのデコーダ147<sub>2</sub>とが別に設けられる。ワードラインのデコーダ148は図14に示した固体メモリと同様である。149は書き込みのための電源線である。デコーダ147および148が書き込みあるいは読み出しのアドレス指定に対応して、選択したビットラインおよびワードラインの一つを通して選択されたビットライン140と電源線149により磁気抵抗効果素子145に電圧が印加される。なお、ビットラインはMOS-FET146のゲートの開閉により、データライン144、電源線149に選択的に接続される。

### 【0053】

磁気抵抗効果素子245はワードラインおよびビットラインのそれぞれの交点に配置され、例えば、ワードライン142<sub>1</sub>と電源線149に選択的に接続されたビットライン140<sub>12</sub>との間に印加される電圧により、第1の強磁性層21と第2の強磁性層23との間にトンネル電流が流れ、第2の強磁性層23の磁化の方向を制御する。すなわち、図6に示した磁気抵抗効果素子を用いた固体メモリでは、書き込みはトンネル電流を流すことにより行われる。一方、読み出しは、例えば、ワードライン142<sub>1</sub>とデータライン144に選択的に接続されたビットライン140<sub>11</sub>との間に印加される電圧により、第2の強磁性層21と第3の

強磁性層 65 との間に流れる電流により行われる。

#### 【0054】

図19は、上述の図6に示した磁気抵抗効果素子を用いた固体メモリをシリコン基板上に実装した例を一つのメモリ素子220について示す模式図である。この例では、非磁性金属層64はCuとし、第3の強磁性層65はCoとした例である。

#### 【0055】

シリコン基板230の表面に下地層3C-SiC201を均一に形成した後、第2のビットライン210（図18で参照符号140<sub>21</sub>、140<sub>22</sub>で示すビットライン）を所定のメモリ素子の配列の密度に対応して、紙面と平行方向にパターンニングする。この場合、第2のビットライン210はAlが良い。次いで、MnCからなる第1の強磁性層21、3C-SiCからなる絶縁層23、MnCからなる第2の強磁性層23、Cuからなる非磁性金属層64およびCoからなる第3の強磁性層65よりなるメモリ素子の層を形成する。その後、半導体分野で常用されるリソグラフィ技術により、各メモリ素子をX-Yのマトリックス状に分離するとともに、第2の強磁性層23の上に紙面に垂直の方向にワードライン209を形成する。その後、ワードライン209の周辺を層間絶縁膜208で埋めて、第3の強磁性層22と同じ高さになるようにする。ついで、ビットライン207を形成する。図16は1メモリ素子200を示すのみであるが、これがX-Yマトリックス状にSi基板230上に形成される。

#### 【0056】

図から分かるように、第2のビットライン210とワードライン209に電圧を印加することで、絶縁体層22を介してトンネル電流が流れる。これにより制御された第2の強磁性層23の磁化の方向に応じて、第1のビットライン207とワードライン209の間で非磁性金属層64を流れる電流の大きさが変わり、メモリ素子200の記憶しているデータとして検出される。

#### 【0057】

図20は、図19に示した固体メモリの第2の強磁性層MnC23と第3の強磁性層Co65間の電流-電圧特性を示す図である。測定温度は77Kとした。

図中 (a) の曲線は、第 1 と第 2 の強磁性層  $Mn C$  からなるトンネル接合素子に電流を流さない場合 (平行磁化) の  $I-V$  特性、(b) の曲線は、トンネル接合素子に  $10\text{ nA}$  の大きさの電流を流した後 (反平行磁化) の  $I-V$  特性である。

(a) (b) の曲線から、CPP-GMR 接合 (強磁性層  $Mn C$  23-非磁性金属層  $Cu$  64-第 3 の強磁性層  $Co$  65 からなる層) 部分の抵抗比は 10% に達することが確認された。また、第 1 強磁性層  $Mn C$  21-絶縁体層 22-第 2 強磁性層  $Mn C$  23 からなるトンネル接合に逆向きの電流を流すと、図中 (a) の曲線が観測され、トンネル接合素子に流す電流の向きに対し、図中 (a) (b) の曲線の間を可逆的に変化することが観測された。この特性は、スイッチング特性ではないので、しきい値を設けて記憶データを識別するものとする必要があるが、例えば、第 2 の強磁性層  $Mn C$  23 と第 3 の強磁性層  $Co$  65 間の電圧を  $0.4\text{ V}$  とすると、適当な大きさのレベルの電流で信号が得られ、大きな抵抗比が得られているので、特性の良いメモリとできる。

#### 【0058】

図 21 および図 22 は、図 19 に示した固体メモリの第 1 強磁性層  $Mn C$  21 と第 2 強磁性層  $Mn C$  23 の磁性が反平行磁化および平行磁化にある場合のメモリ素子の状態密度の模式図である。上記  $I-V$  特性をこの状態密度を参照して説明する。

#### 【0059】

図 21 において、第 1 の強磁性層 21 は上向きスピン 71, 72 がフェルミレベル 70 の位置でギャップを持っており、下向きスピン 74 が金属的である。第 2 の強磁性層 23 は反平行磁化であるため、上向きスピン 76 がフェルミレベル 70 の位置で金属的であり、下向きスピン 77, 78 がギャップを持っている。非磁性金属層 64 を介して設けられた第 3 の強磁性層 ( $Co$ ) 65 は上向きスピン 105 が極めて小さい値であり、下向きスピン 106 は比較的大きい。したがって、第 2 の強磁性層 23 の上向きスピン 76 と第 3 の強磁性層 ( $Co$ ) 65 の小さい値の上向きスピン 105 が電気伝導に寄与するが、その値は小さい。このことが、図 20 における特性 (a) に対応している。

#### 【0060】



一方、図 22 においては、第 1 の強磁性層 21 および第 2 の強磁性層 23 は平行磁化であるため、上向きスピン 71, 72 および上向きスピン 77, 78 が、ともに、フェルミレベル 70 の位置でギャップを持っている。これに対して、下向きスピン 74 および下向きスピン 76 が、ともに、金属的である。非磁性金属層 64 を介して設けられた第 3 の強磁性層 (Co) 65 は上向きスピン 105 が極めて小さい値であり、下向きスピン 106 は比較的大きい。したがって、第 2 の強磁性層 23 の下向きスピン 76 と第 3 の強磁性層 (Co) 65 の比較的大きい下向きスピン 106 が電気伝導に寄与する。したがって、これにより流れる電流は反平行磁化の場合よりは大きく、このことが、図 20 における特性 (b) に対応している。

#### 【0061】

図 19 に示した固体メモリは、記憶動作を第 1 の強磁性層 21 から第 2 の強磁性層 23 に流れるトンネル電流で制御し、第 2 の強磁性層 23 から第 3 の強磁性層 (Co) 65 に流れる電流の大きさによって、これを読み出すものであるから、電流が作る漏洩磁場を用いることなく機能する固体磁気メモリ素子となる。

#### 【0062】

(スピン注入素子)

つぎに、本発明にかかわるスピン注入素子の基本動作を、図 23, 24 に示す状態密度の模式図を参照して説明する。図 23 は、図 4 に示すスピン注入素子に外部電圧を印加したときの、強磁性層 41、絶縁体層 42 および半導体層 43 の状態密度を模式的に表したものである。図 23 では、強磁性層 41 の上向きスピンのバンド 71 と 72 のギャップの位置にフェルミレベルがあり、下向きスピン 74 のみが半導体層 43 の伝導帯 185 への電気伝導に寄与するので、下向きスピンのみを半導体層 43 に注入することが可能である。ここで、半導体層 43 の状態密度の実線で示す線は半導体層 43 のフェルミレベルである。また、186 は価電帯を示す。一方、図 24 に示すように、強磁性層 41 の破線で示すレベルが、半導体層 43 の伝導帯 185 の領域に位置するように外部電圧を印加することによって、強磁性層 41 の上向きスピンのみを、半導体層 43 に注入することが可能である。つまり、印加電圧の大きさを制御してフェルミレベルをシフトさ

せるだけで、半導体層 43 に注入するスピン偏極を変化させることができる。

#### 【0063】

図4に示すスピン注入素子の光学効果の評価として、スピン注入素子に光を照射したときの反射光で行った。作成したスピン注入素子に  $1.6 \times 10^4$  (アンペア/メートル) ( $\approx 2000$  Oe) の磁場を印加し多状態で、 $\lambda/4$  板と直線偏光子で偏光を与え、反射光を Ge、および InAlGaAs のフォトセルを用いた検出器に集光してエレクトロルミネッセンスの測定を行った。測定温度は 4.2 K とした。この結果、スピン分極率は、 $P = (I_+ - I_-) / (I_+ + I_-)$  で定義し、 $I_+$ 、 $I_-$  は、それぞれ正、負の向きの磁場における光強度としたとき、観測されたスピン分極率の値は最大で 5.3% であった。

#### 【0064】

次に、図4における強磁性層 41 を MnC から CoFe に変えて同様の評価を行った結果、スピン分極率は最大 2.1% が観測された。

#### 【0065】

#### 【発明の効果】

以上詳述したように、本発明のハーフメタリック強磁性体を用いたトンネル接合を有する磁気抵抗効果素子によれば、特性の良い磁気ヘッドおよび固体メモリさらにはスピン注入素子が実現できる。

#### 【図面の簡単な説明】

#### 【図1】

本発明の磁気抵抗効果素子およびスピン注入型の磁気抵抗効果素子に用いられる強磁性物質の電子状態を示す図。

#### 【図2】

本発明の磁気抵抗効果素子 20 の断面構造を示す図。

#### 【図3】

本発明の磁気抵抗効果素子の変形例を示す図。

#### 【図4】

本発明のスピン注入素子の断面構造を示す図。

#### 【図5】

本発明のスピン注入素子の変形例の断面構造を示す図。

【図 6】

本発明の固体メモリ素子の断面構造を示す図。

【図 7】

磁気ヘッドあるいは磁気センサへの応用の回路構成を模式的に示す図。

【図 8】

第 1、第 2 の強磁性層の磁化が平行配列の場合の磁気抵抗効果素子 2 0 の第 1 の強磁性層 2 1、絶縁体層 2 2 および第 2 の強磁性層 2 3 の状態密度を模式的に表した図。

【図 9】

第 1、第 2 の強磁性層の磁化が反平行配列の場合の図 8 に対応する状態密度の模式図。

【図 1 0】

第 1、第 2 の強磁性層の磁化が反平行配列または平行配列の場合に得られる電流－電圧特性を示す図。

【図 1 1】

C o の状態密度を示す図。

【図 1 2】

第 2 の強磁性層 2 3 を C o 基合金に置換した場合の図 8 に対応する状態密度を示す図。

【図 1 3】

第 2 の強磁性層 2 3 を C o 基合金に置換した場合の図 9 に対応する状態密度を示す図。

【図 1 4】

図 2 に示した磁気抵抗効果素子 2 0 を X－Y マトリクス状に配列した例として縦 2 列、横 2 列の場合の固体メモリを示す図。

【図 1 5】

ワードラインおよびビットラインの両方に電流が流れる位置の磁気抵抗効果素子が、両電流の和により作り出される磁場により磁化が反転される（磁気による

書き込み) 様子を説明する図。

【図 16】

図 2 に示した磁気抵抗効果素子を用いた固体メモリをシリコン基板上に実装した例を一つのメモリ素子 220 について示す模式図。

【図 17】

図 16 のように形成されたメモリ 220 の電流-電圧特性を示す図。

【図 18】

図 6 に示した磁気抵抗効果素子 60 を X-Y マトリクス状に配列した例として縦 2 列、横 2 列の場合の固体メモリを示す図。

【図 19】

図 6 に示した磁気抵抗効果素子を用いた固体メモリをシリコン基板上に実装した例を一つのメモリ素子 220 について示す模式図。

【図 20】

図 19 に示した固体メモリの第 2 の強磁性層 MnC23 と第 3 の強磁性層 Co65 間の電流-電圧特性を示す図。

【図 21】

図 19 に示した固体メモリの第 1 強磁性層 MnC21 と第 2 強磁性層 MnC23 の磁性が反平行磁化にある場合のメモリ素子の状態密度の模式図。

【図 22】

図 19 に示した固体メモリの第 1 強磁性層 MnC21 と第 2 強磁性層 MnC23 の磁性が平行磁化にある場合のメモリ素子の状態密度の模式図。

【図 23】

図 4 に示すスピン注入素子が下向きスピンのみを半導体層 43 に注入することが可能な場合の状態密度の模式図。

【図 24】

図 4 に示すスピン注入素子が上向きスピンのみを半導体層 43 に注入することが可能な場合の状態密度の模式図。

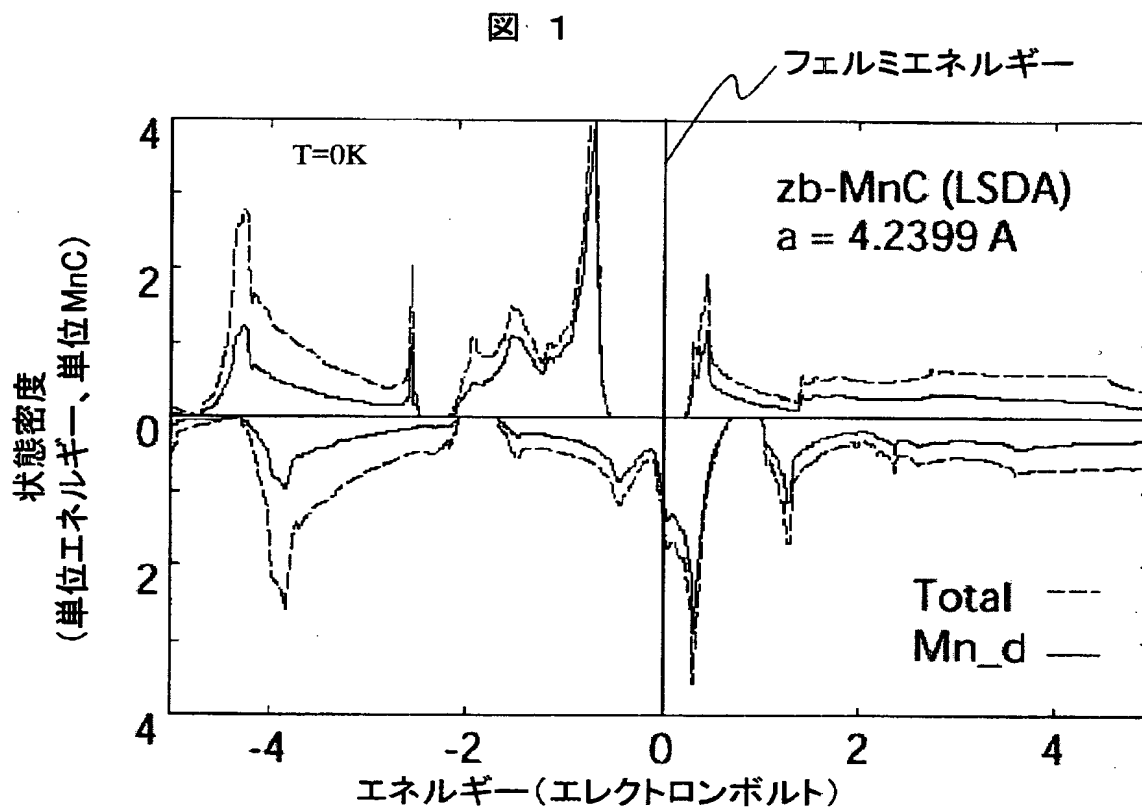
【符号の説明】

20…磁気抵抗効果素子、21…第 1 の強磁性層、22…絶縁体層、23…第

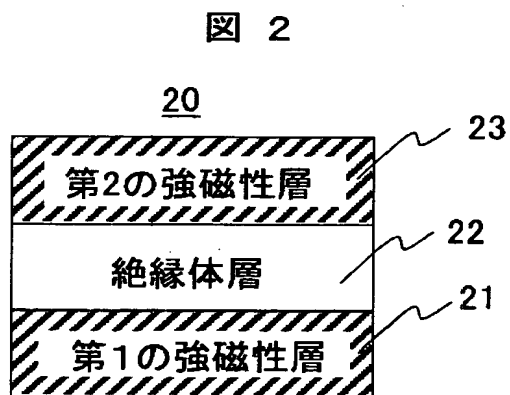
2の強磁性層、30…磁気抵抗効果素子、31…反強磁性層、40…磁気抵抗効果素子、41…強磁性層、42…縁体層、43…半導体層、50…磁気抵抗効果素子、51…強磁性層、52…半導体層、60…磁気抵抗効果素子、64…非磁性金属層、65…第3の強磁性層、301…電源、302…抵抗、303, 304…端子、70…フェルミエネルギー、71, 72, 73, 74, 75, 76, 77, 78, 105, 106…上向きスピンまたは下向きスピンのバンド、140, 207, 210, 225…ビットライン、142, 209, 227…ワードライン、144…データライン、145, 245…磁気抵抗効果素子、146…MOS-FET、147…ビットラインのデコーダ、148…ワードラインのデコーダ、 $H_{BL}$ …ビットラインに流れる電流による磁化力、 $H_{WL}$ …ワードラインに流れる電流による磁化力、149…書き込みのための電源線、151-154…しきい値、185…伝導体レベル、186…価電帯レベル、220…メモリ素子、230…シリコン基板、201, 221…下地層、208, 226…層間絶縁膜。

【書類名】 図面

【図 1】

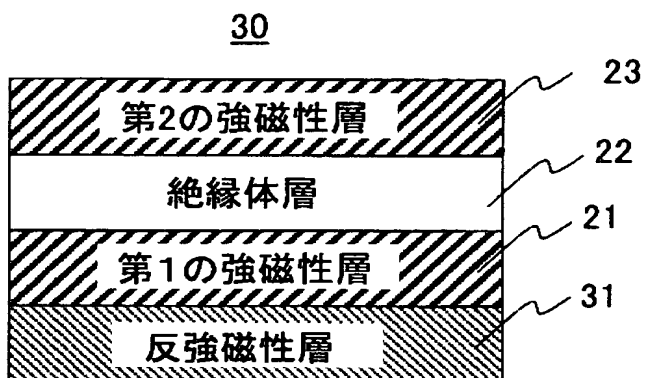


【図 2】



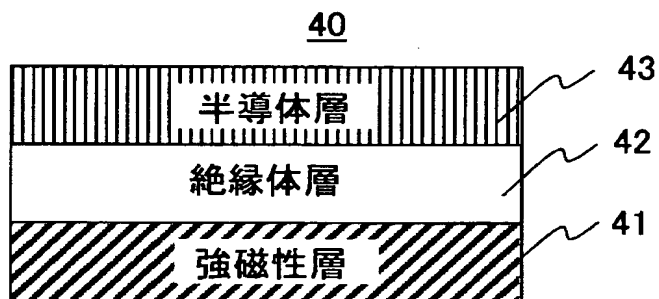
【図 3】

図 3



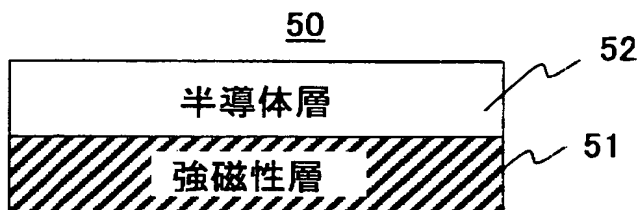
【図 4】

図 4



【図 5】

図 5



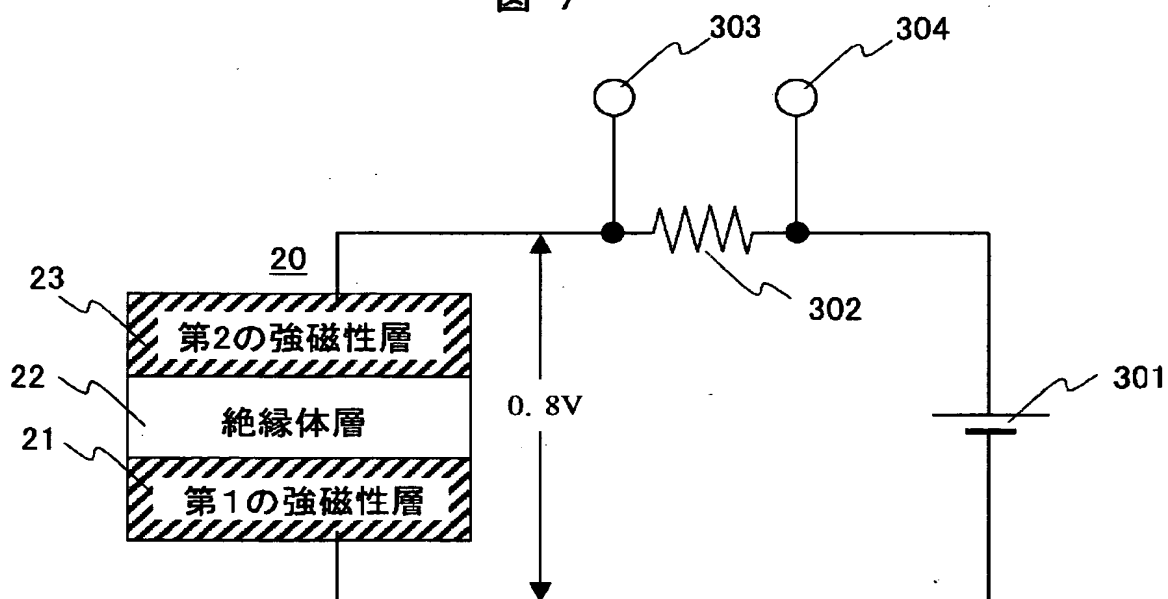
【図 6】

図 6



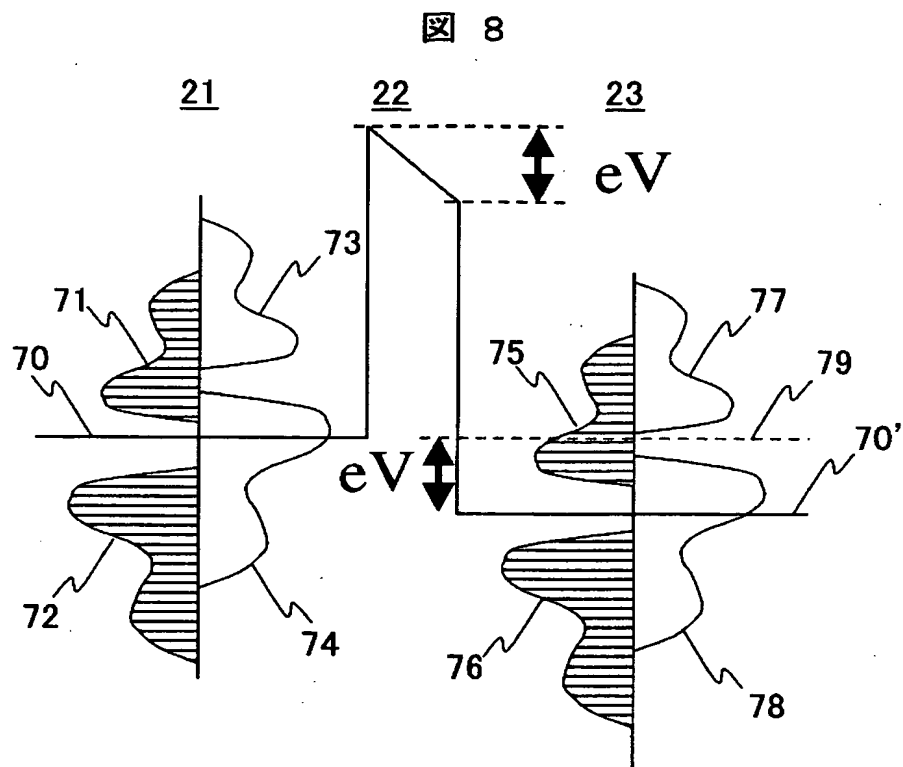
【図 7】

図 7

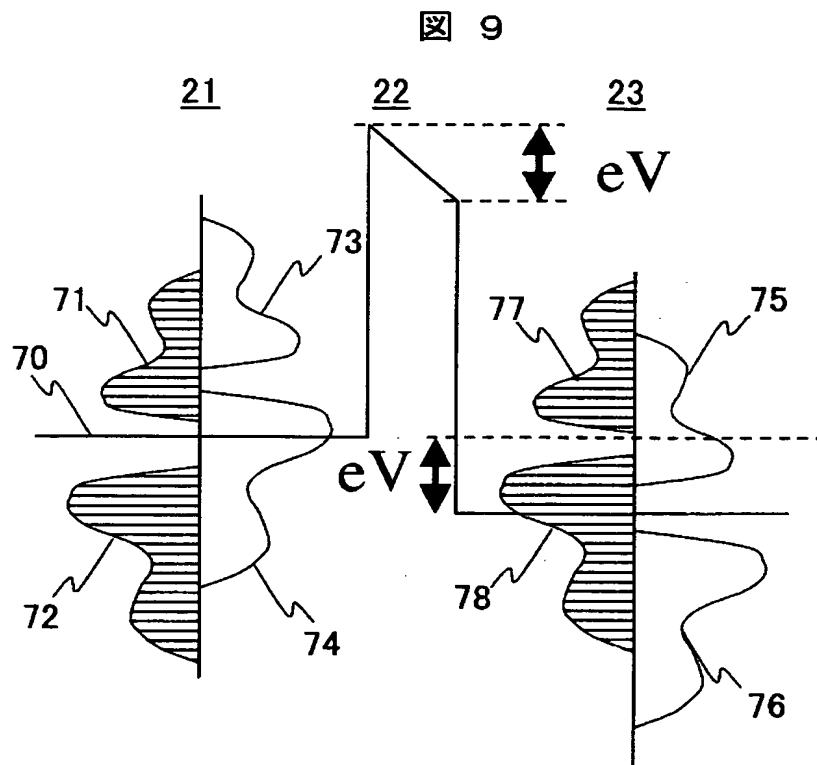




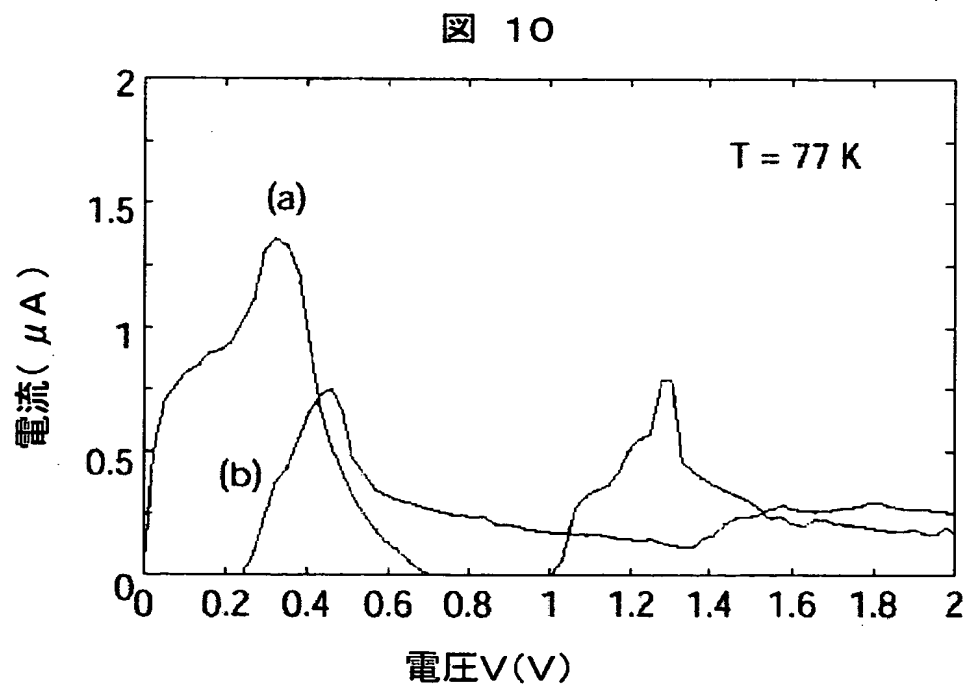
【図 8】



【図 9】

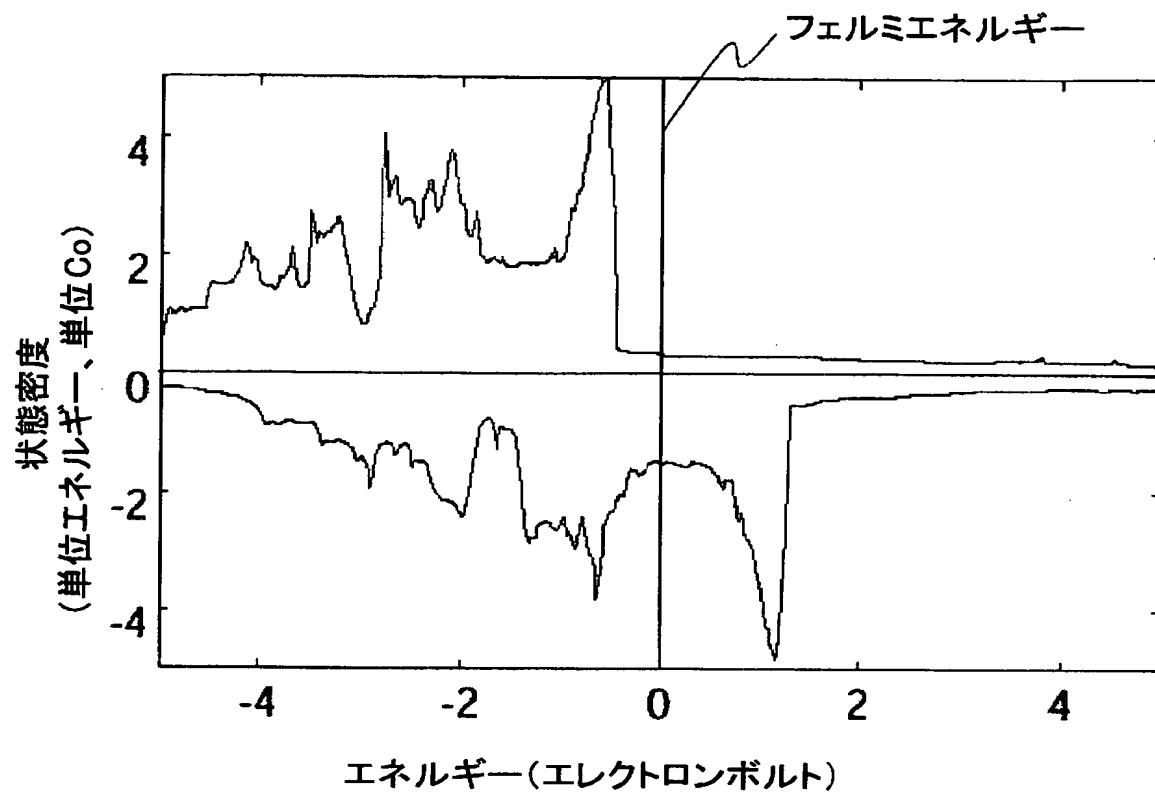


【図 10】



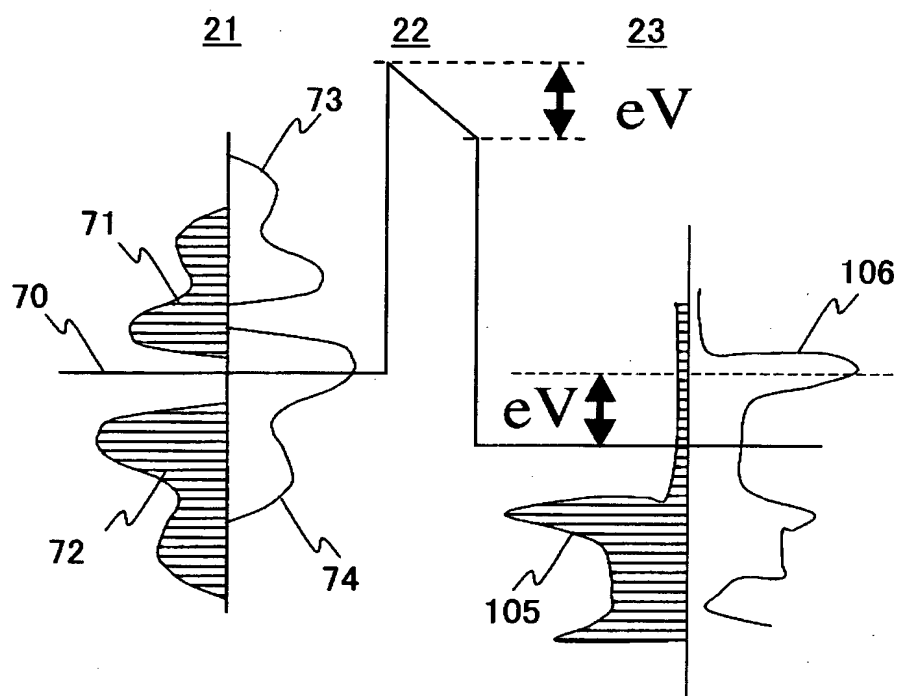
【図 11】

図 11



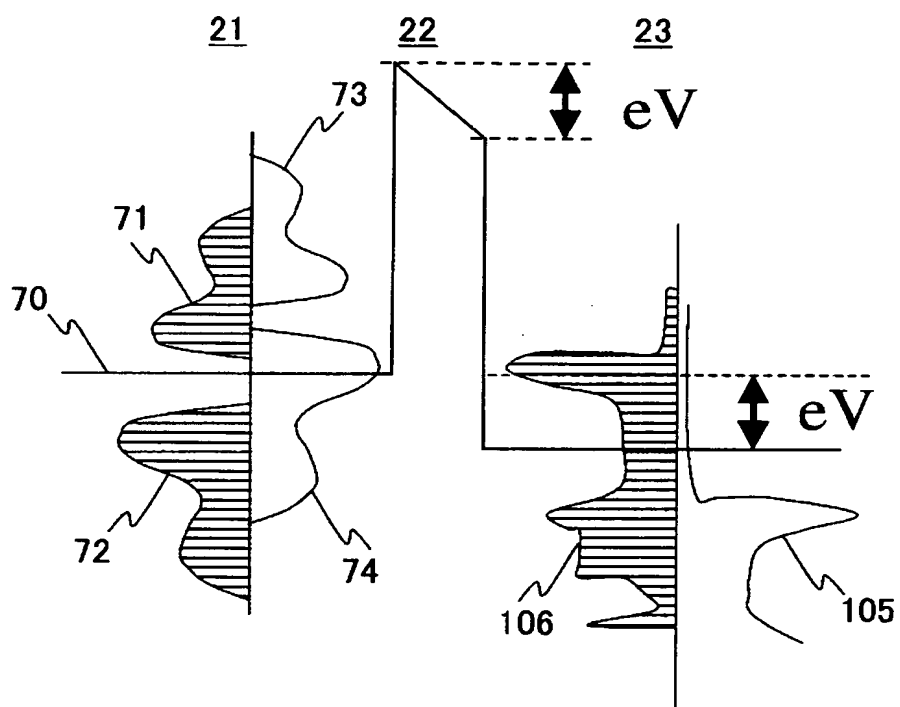
【図 12】

図 12

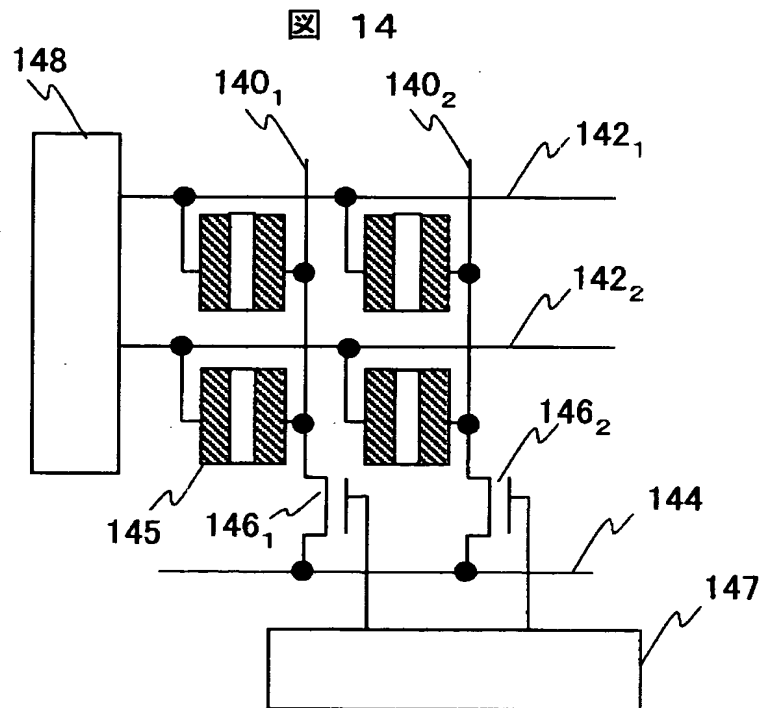


【図 13】

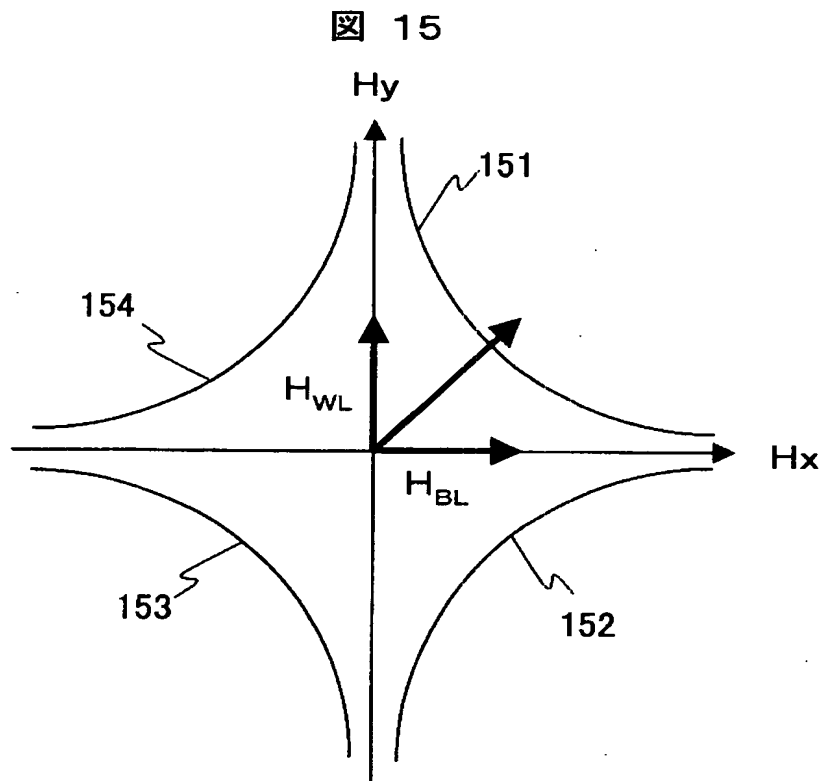
図 13



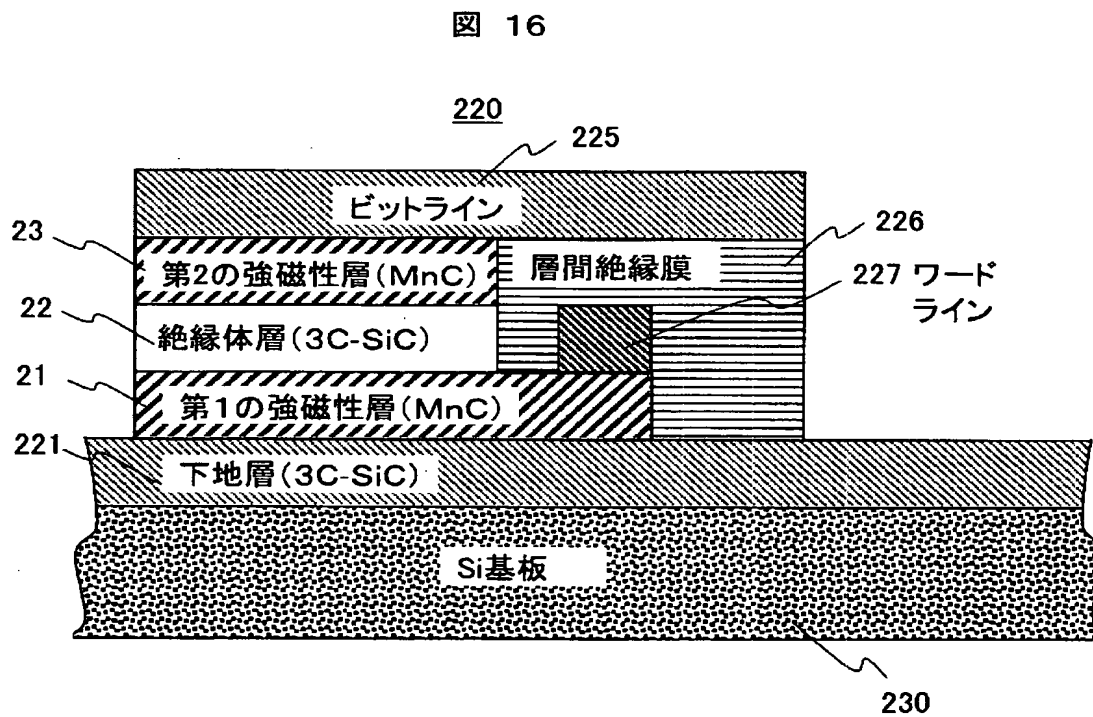
【図 14】



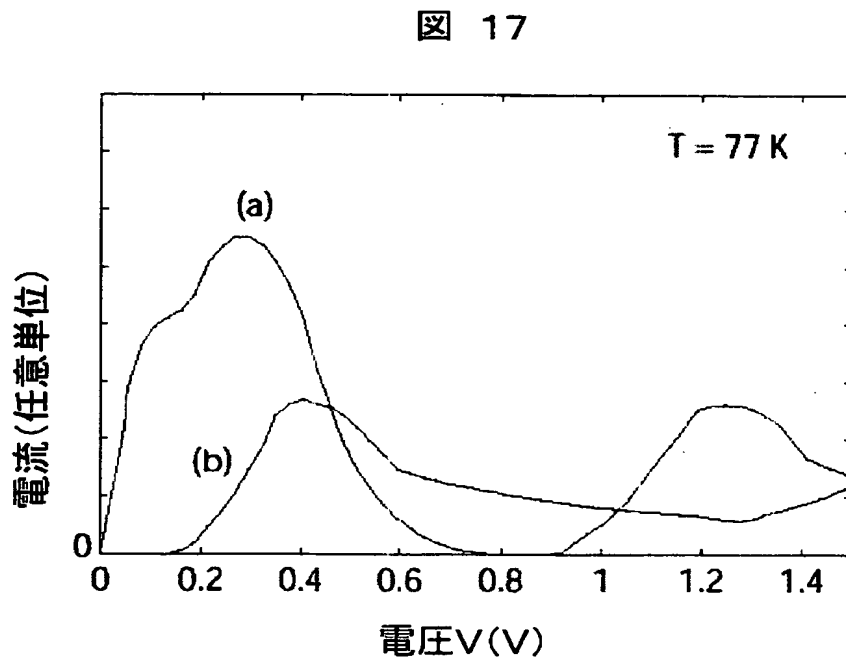
【図 15】



【図 16】



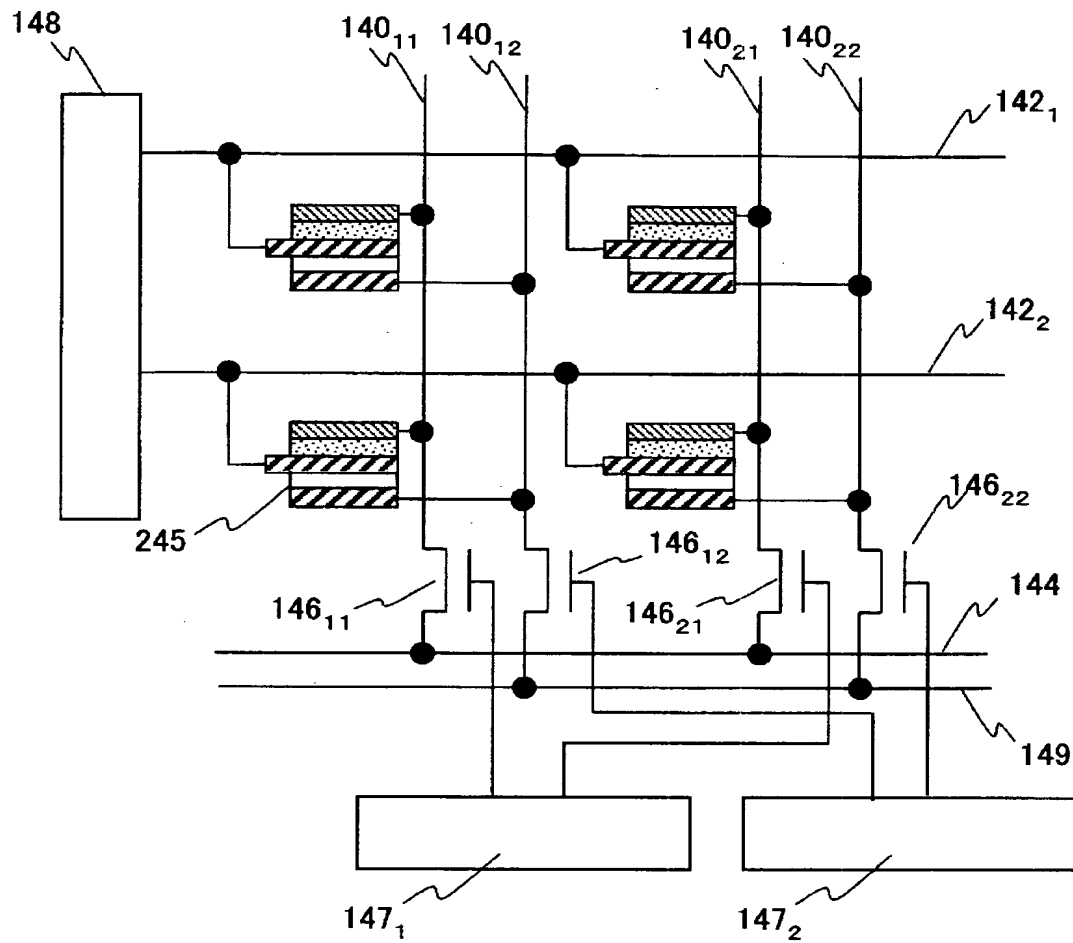
【図 17】





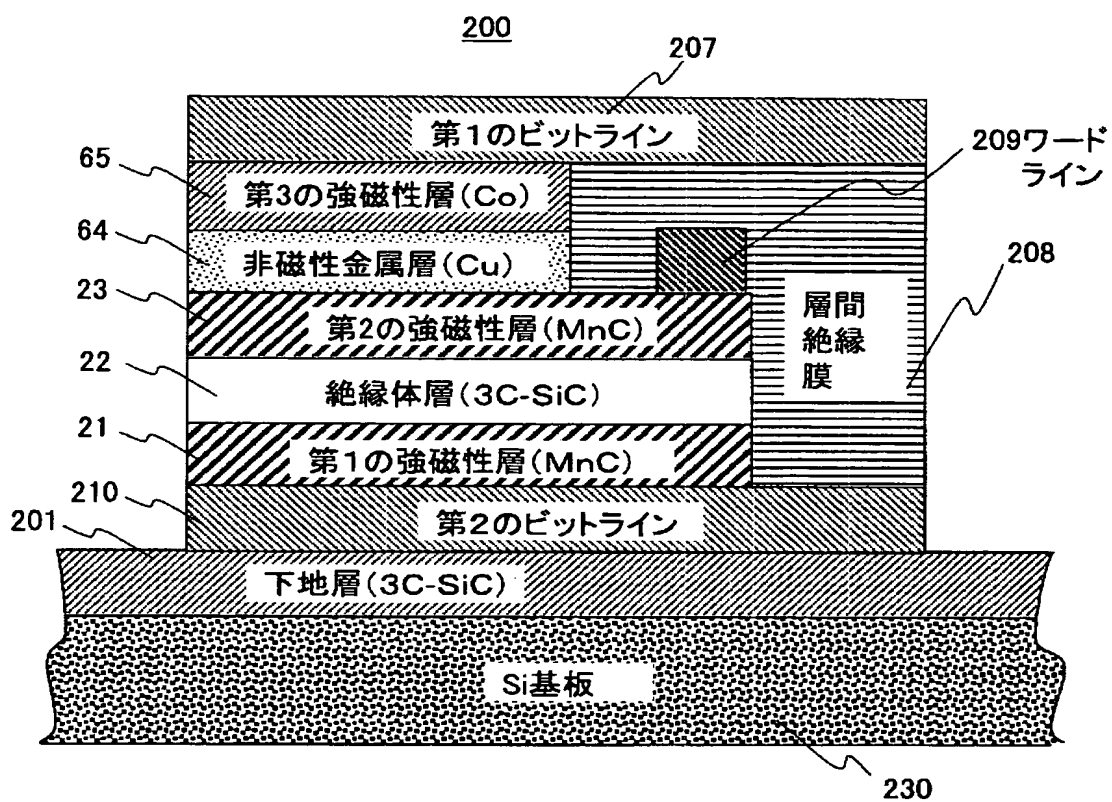
【図 18】

図 18



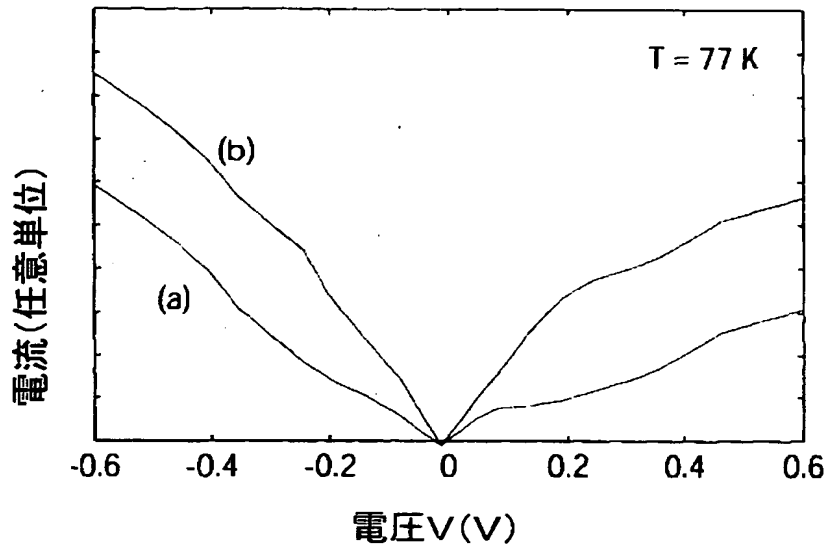
【図 19】

図 19



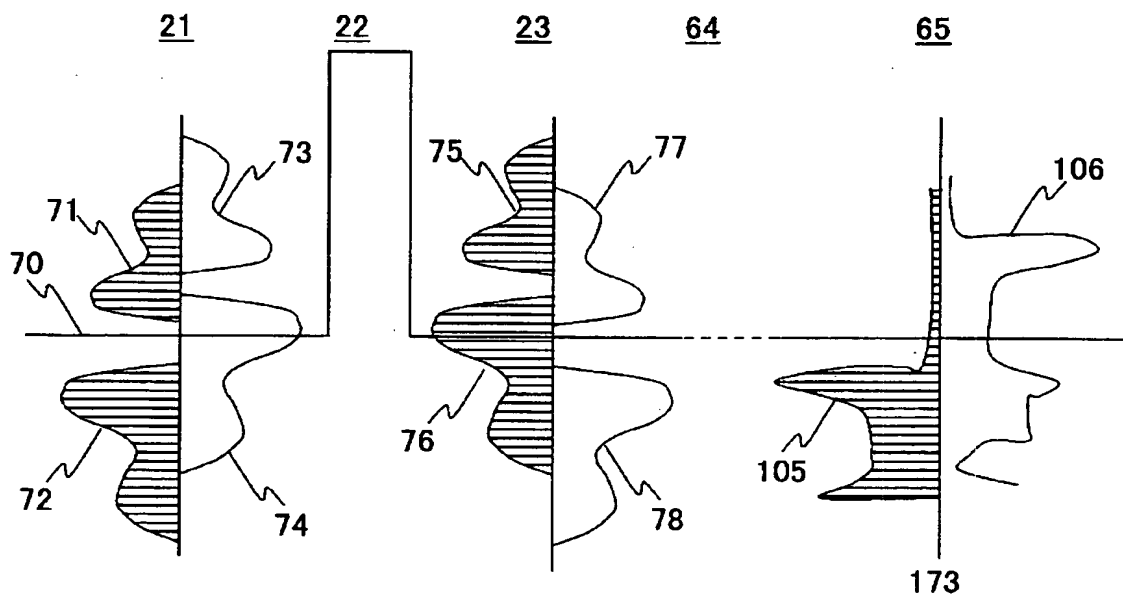
【図 20】

図 20

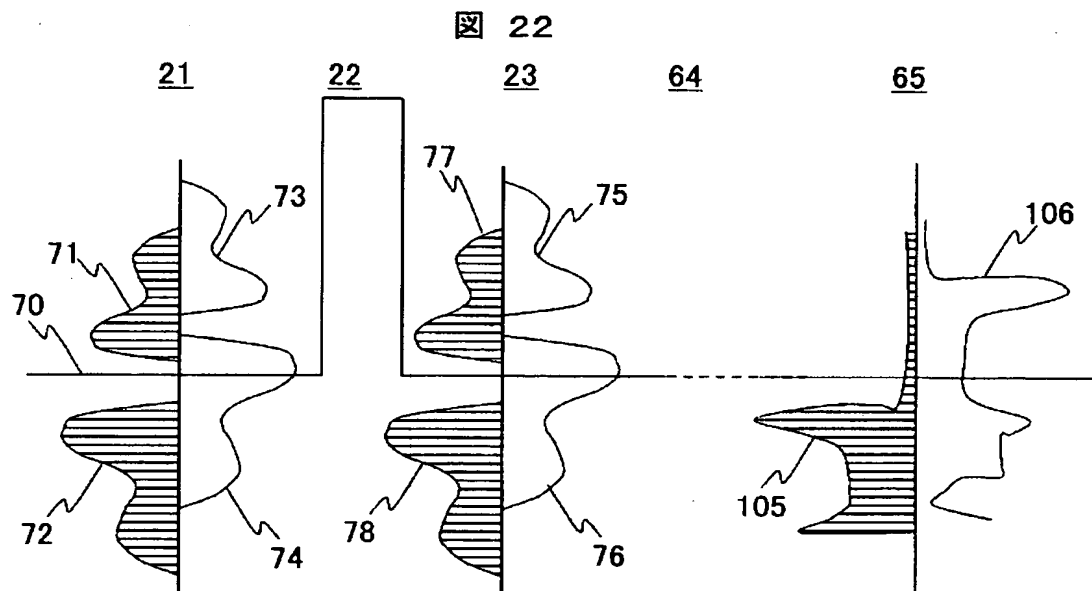


【図 21】

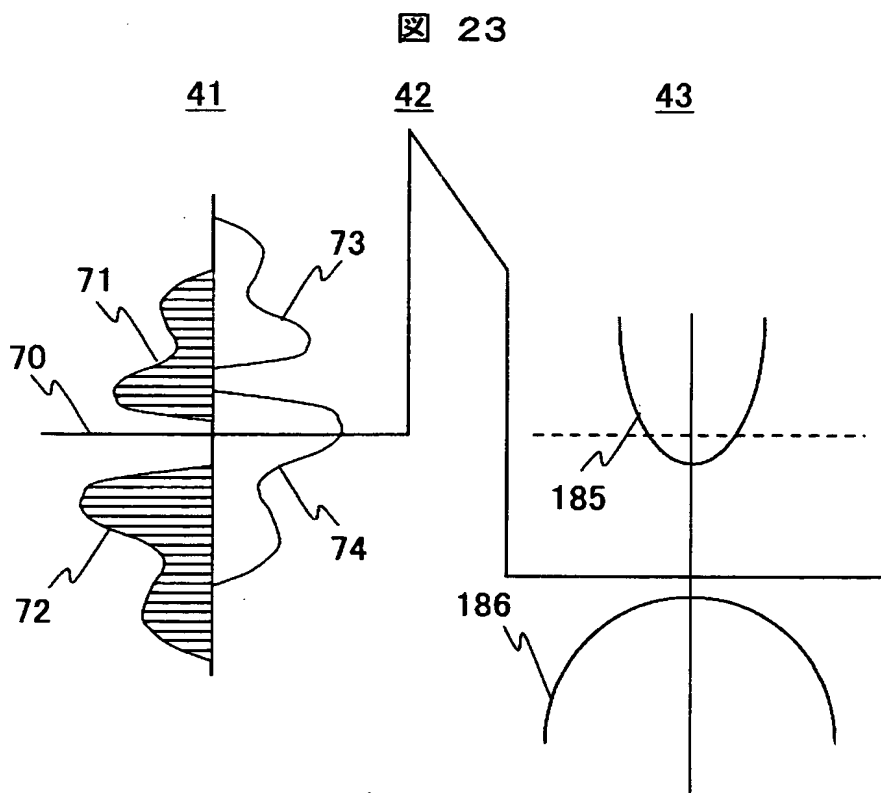
図 21



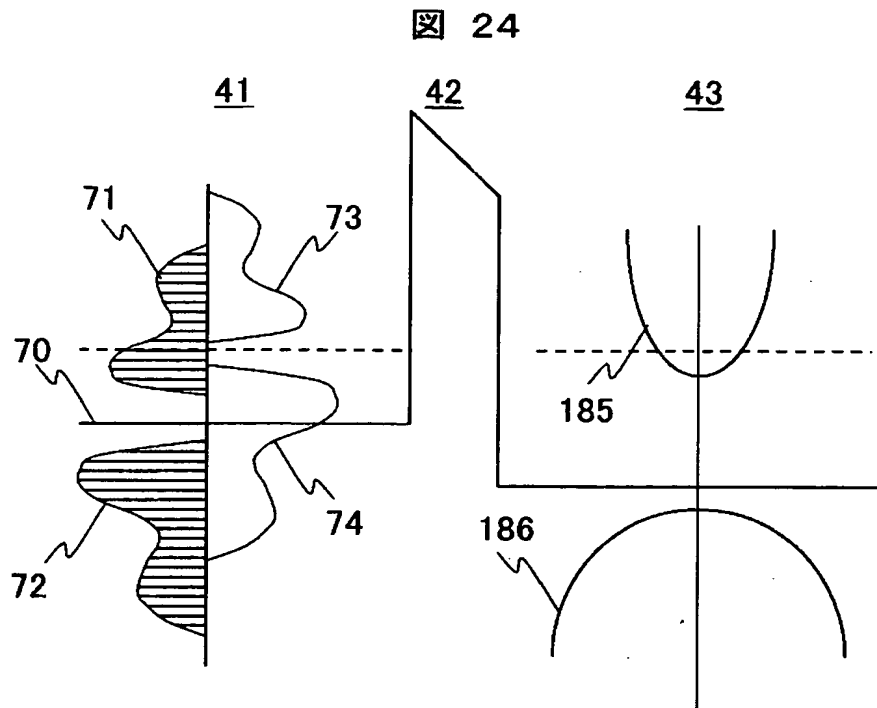
【図 22】



【図 23】



【図 24】



**【書類名】 要約書****【要約】**

**【課題】** 2つの強磁性層に絶縁層を挿入した強磁性トンネル接合利用した磁気抵抗効果素子が提案され、磁気ヘッドや磁気抵抗効果メモリへの応用の可能性が高まっているが、より大きい磁気抵抗変化率が望まれている。

**【解決手段】** 第1の強磁性層／絶縁体層／第2の強磁性層が積層された強磁性トンネル接合を有する磁気抵抗素子であって、前記第1および第2の強磁性層の少なくとも一方は、ハーフメタリック強磁性体であり、かつフェルミエネルギー近傍で金属的なバンドを有する一方のスピンは、フェルミエネルギーよりエネルギーの高い位置にギャップを有し、かつ他方のスピンは同位置で金属的バンドを有する電子構造の物質からなる多層膜構造とする。

**【選択図】** 図2

特願 2 0 0 2 - 3 2 4 8 7 4

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 1 0 8 ]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台 4 丁目 6 番地

氏 名

株式会社日立製作所